



Original document

LIGHT-EMITTING DIODE ARRAY AND MANUFACTURE THEREOF

Publication number: JP2001077411

Publication date: 2001-03-23

Inventor: KOIZUMI MASUMI; FUJIWARA HIROYUKI; NOBORI MASA HARU; NAKAMURA YUKIO

Applicant: OKI ELECTRIC IND CO LTD

Classification:

- international: **H01L33/00; H01L33/00**; (IPC1-7): H01L33/00

- european:

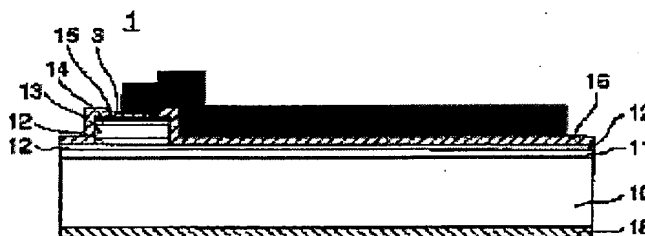
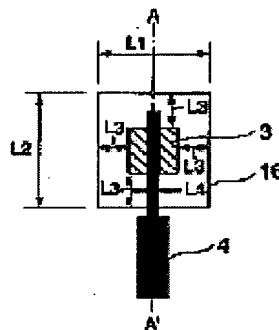
Application number: JP19990245653 19990831

Priority number(s): JP19990245653 19990831

[View INPADOC patent family](#)[Report a data error here](#)

Abstract of JP2001077411

PROBLEM TO BE SOLVED: To obtain a light-emitting diode array where light absorption and leakage current at GaAs layers are reduced. **SOLUTION:** This light-emitting diode array has a double heterostructure, consisting of an N-type Al_{0.4}Ga_{0.6}As lower clad layer 12, an N-type Al_{0.15}Ga_{0.85}As active layer 13, a P-type Al_{0.4}Ga_{0.6}As upper clad layer 14, and a P-type Al_{0.4}Ga_{0.6}As current diffusion layer 15. Each of light-emitting diodes is isolated by an isolation groove. An uppermost P-type GaAs ohmic layer 3 is provided in the middle of each light-emitting diode region. The distances between the four sides of the layer 3 and the corresponding device isolation edges are made equal. As a result of this constitution, light absorption at the GaAs layers can be reduced, and leakage current in the transverse direction can be reduced.

Data supplied from the *esp@cenet* database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-77411

(P2001-77411A)

(43) 公開日 平成13年3月23日 (2001.3.23)

(51) Int.Cl.⁷

H 0 1 L 33/00

識別記号

F I

H 0 1 L 33/00

サーチコード* (参考)

A 5 F 0 4 1

E

審査請求 未請求 請求項の数 5 O L (全 8 頁)

(21) 出願番号

特願平11-245653

(22) 出願日

平成11年8月31日 (1999.8.31)

(71) 出願人 000000295

沖電気工業株式会社

東京都港区虎ノ門1丁目7番12号

(72) 発明者 小泉 真澄

東京都港区虎ノ門1丁目7番12号 沖電気
工業株式会社内

(72) 発明者 藤原 博之

東京都港区虎ノ門1丁目7番12号 沖電気
工業株式会社内

(74) 代理人 100089093

弁理士 大西 健治

最終頁に続く

(54) 【発明の名称】 発光ダイオードアレイおよびその製造方法

(57) 【要約】

【課題】 GaAs層での光吸収およびリーク電流が軽減された発光ダイオードアレイを提供する。

【解決手段】 N型 $Al_{0.4}Ga_{0.6}As$ 下部クラッド層12、N型 $Al_{0.15}Ga_{0.85}As$ 活性層13、P型 $Al_{0.4}Ga_{0.6}As$ 上部クラッド層14、P型 $Al_{0.4}Ga_{0.6}As$ 電流拡散層15からなるダブルヘテロ構造の層構成からなる。各発光ダイオードは分離溝によって素子分離され、最上層の各P型GaAsオーミック層3を各発光ダイオード領域の中央部に設けるとともに、P型GaAsオーミック層3の4辺と素子分離エッジとの距離L3を均等としている。この構成により、GaAs層での光吸収が軽減され且つ横方向のリーク電流が軽減される。



第1実施形態の発光ダイオードアレイの断面図

【特許請求の範囲】

【請求項1】 半導体基板上に、順に、少なくとも、半導体下部クラッド層、半導体活性層、半導体上部クラッド層、半導体電流拡散層、およびGaAsオーミック層が積層された層構成を有し、少なくとも前記半導体活性層を越える分離溝によって、各発光ダイオードの領域に素子分離され、かつ各発光ダイオードの個別電極が前記各GaAsオーミック層に接続されている、発光ダイオードアレイにおいて、前記各発光ダイオードの前記各GaAsオーミック層が、各発光ダイオードの各領域の周辺部において除去されて当該各領域の中央部に設けられている、ことを特徴とする発光ダイオードアレイ。

【請求項2】 各発光ダイオードの各GaAsオーミック層が、素子分離エッジから均等距離の中央領域に形成されている、ことを特徴とする請求項1に記載の発光ダイオードアレイ。

【請求項3】 半導体電流拡散層がAlGaAsからなる、請求項2に記載の発光ダイオードアレイの製造方法において、所定のマスクを用いたエッチングによって各発光ダイオードの領域に素子分離した後、素子分離時の前記マスクを用い、かつ、GaAsに対してAlGaAsのエッチング速度が遅い高選択比のエッチャントを用いて、セルフアラインで各GaAsオーミック層を側面からエッチングする工程、を含むことを特徴とする発光ダイオードアレイの製造方法。

【請求項4】 N型半導体基板上に、順に、少なくとも、N型半導体下部クラッド層、半導体活性層、P型AlGaAs上部クラッド層、P型AlGaAs電流拡散層、およびP型GaAsオーミック層が積層された層構成を有し、少なくとも前記活半導体性層を越える分離溝によって、各発光ダイオードの領域に素子分離され、かつ各発光ダイオードの個別電極が前記各P型GaAsオーミック層に接続されている、発光ダイオードアレイにおいて、前記各発光ダイオードの前記各GaAsオーミック層が、各発光ダイオードの各領域の周辺部において除去されて当該各領域の中央部に設けられ、かつ、前記各発光ダイオードの前記各GaAsオーミック層および前記各P型AlGaAs電流拡散層が、炭素を導電型不純物とする高濃度のドーパ層である、ことを特徴とする発光ダイオードアレイ。

【請求項5】 半導体活性層がAlGaAsからなる、請求項4に記載の発光ダイオードアレイにおいて、各発光ダイオードの各P型AlGaAs電流拡散層が、前記AlGaAs活性層と比較して大きなAl組成比を有し、且つ、各発光ダイオードの各P型AlGaAs上部クラッド層が、前記P型AlGaAs電流拡散層と比較して低濃度

のキャリア濃度を有する、ことを特徴とする発光ダイオードアレイ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、電子写真プリンタの高発光効率光源等として用いられる発光ダイオードアレイおよびその製造方法に関する。

【0002】

【従来の技術】電子写真プリンタは、画像信号に応じて光源アレイの各ドットを発光させ、分布屈折率レンズなどの等倍結像素子により、感光体ドラム上に露光して静電潜像を形成し、現像器でトナーを選択的に付着させた後、普通紙に転写させることにより、印字を行うものである。この種の光源アレイとして用いられる上面発光型の発光ダイオードアレイは、最も単純には、GaAs基板上にエピタキシャル成長させてGaAsP層を形成し、その層中に、P型不純物として働くZnなどを、気相拡散法などで選択的に拡散してP型拡散領域を形成することによって構成されている（例えば、文献「光プリンタ設計、121～126頁、トリケップス発行、1985年」、参照）。昨今プリンタの印字速度の高速化にともない、より高出力の発光ダイオードアレイが求められ、また、高速化と同時に印刷密度の高密度化も進められており、ドット数の増加による消費電力の増加を考慮して、より高発光効率の発光ダイオードアレイが求められている。このような背景により、高発光効率化が可能であるダブルヘテロ構造型の発光ダイオードアレイが提案されている（例えば特開平6-302856号公報参照）。従来のダブルヘテロ構造型の発光ダイオードアレイの一例を図9に示す。図9において、31は面発光ダイオード、32は面発光ダイオードアレイ、33はGaAs基板、41、44は電極、42は配線、45は分離溝、46はボンディングパッドを示している。この発光ダイオードアレイは、発光部構造として、素子分離溝45により、エピタキシャル層の上層部である2層のGaAsオーミック層39、40を全面に残した構造で、オーミック層40の一部にAu系の上部電極41が形成され、かつ上部電極41に接続した配線42が形成されている。また、この発光ダイオードアレイでは、例えば、GaAs層39が0.05 μm 厚で、 $1\sim 2 \times 10^{18} \text{cm}^{-3}$ のキャリア濃度であり、GaAs層40は0.05 μm 厚で、 $1\sim 2 \times 10^{19} \text{cm}^{-3}$ のキャリア濃度であり、電極41はAu-Zn/Auであり、また、上部電極下の電流集中に基づく光の遮蔽による光取出し量の低下を改善するために、上部クラッド層37とGaAsオーミック層39との間にキャリア濃度が $2 \times 10^{18} \text{cm}^{-3}$ 、厚みが1.25 μm 程度の電流拡散層38を設置している。なお、ここで、例えば 2×10^{18} は 2×10^{18} を意味する。

【0003】

【発明が解決しようとする課題】しかしながら、図9のような構造の発光ダイオードアレイでは、以下のような問題がある。

1) オーミック層であるGaAs層が全面に形成されているために、活性層から出射した光の一部は、GaAsオーミック層で吸収されてしまい、その分取出し光量が減少してしまう。

2) オーミック層であるGaAs層を全面に残した構成であるため、1200dpiなどの高密度アレイを考えた場合に、クラッド層に比較してハンドギャップが小さいGaAsに、キャリアが溜まり易く、その結果としてオーミック層であるGaAs層を横方向に電流が流れやすくなり、素子分離エッジに到達する電流が無視できなくなり、その電流は素子分離の断面の表面ダグリングボンドによる界面準位にトラップされたり、断面表面をリークするなど、非発光成分の電流が大きくなる。その結果として、発光効率が悪くなるという問題が生ずる。

3) キャリア濃度が $2 \times 10^{18} \text{ cm}^{-3}$ とそれほど高くはない電流拡散層が設置されており、その分エピタキシャル厚が厚くなり、MOCVD法によるエピタキシャルウエハの価格も、その分高くなってしまふ。つまり、発光ダイオードアレイチップのコストが高くなるという問題がある。

4) 厚い電流拡散層があるために、素子分離のエッチング深さもその分深くする必要があり、それにより素子分離エッジ段差での配線の段差被覆性が悪くなる。

5) GaAsオーミック層40はキャリア濃度が $1 \sim 2 \times 10^{19} \text{ cm}^{-3}$ 程度であるため、ノンアロイでのオーミック接合はとりにくい。そのために、上部電極40としてAu系の電極を形成している。その結果配線と上部電極を2回に分けて形成することになり、少なくとも、素子分離形成、上部電極形成、絶縁膜形成、および配線形成の4枚のマスクが必要であり、工程数が多くなってしまうという問題がある。以上のように、従来のダブルヘテロ構造の発光ダイオードアレイには改善されるべき項目があり、本発明は、これらの課題を満足できる発光ダイオードアレイの構造と製造方法を提供することにより、特に、GaAs層での光吸収およびリーク電流が軽減された発光ダイオードを提供することを目的とする。

【0004】

【課題を解決するための手段】本発明は、半導体基板上に、順に、少なくとも、半導体下部クラッド層、半導体活性層、半導体上部クラッド層、半導体電流拡散層、およびGaAsオーミック層が積層された層構成を有し、少なくとも前記半導体活性層を越える分離溝によって、各発光ダイオードの領域に素子分離され、かつ各発光ダイオードの個別電極が前記各GaAsオーミック層に接続されている、発光ダイオードアレイに関する。請求項1の発明は、各発光ダイオードの各GaAsオーミック層が、各発光ダイオードの各領域の周辺部において除去

されてこの各領域の中央部に設けられている、ことを特徴とする。この構成によれば、GaAs層での光吸収が軽減され且つ横方向のリーク電流が軽減され、高出力の発光ダイオードアレイを得ることができる。請求項2の発明は、各発光ダイオードの各GaAsオーミック層が、素子分離エッジから均等距離の中央領域に形成されている、ことを特徴とする。この構成によれば、横方向のリーク電流がさらに軽減される。請求項3の発明は、半導体電流拡散層がAlGaAsからなる請求項2に記載の発光ダイオードアレイの製造方法に関するものであり、所定のマスクを用いたエッチングによって各発光ダイオードの領域に素子分離した後、素子分離時の前記マスクを用い、かつ、GaAsに対してAlGaAsのエッチング速度が遅い高選択比のエッチャントを用いて、セルフアラインで各GaAsオーミック層を側面からエッチングする工程、を含むことを特徴とする。この製造方法によれば、新たなマスクが不要となり、製造工程を簡略化することができる。

【0005】請求項4の発明は、N型半導体基板上に、順に、少なくとも、N型半導体下部クラッド層、半導体活性層、P型AlGaAs上部クラッド層、P型AlGaAs電流拡散層、およびP型GaAsオーミック層が積層された層構成を有し、少なくとも前記半導体活性層を越える分離溝によって、各発光ダイオードの領域に素子分離され、かつ各発光ダイオードの個別電極が前記各P型GaAsオーミック層に接続されている発光ダイオードアレイにおいて、請求項1の発明と同様に、各発光ダイオードの各GaAsオーミック層が、各発光ダイオードの各領域の周辺部において除去されて各領域の中央部に設けられている、ことを特徴とする。さらに、各発光ダイオードの各GaAsオーミック層および各P型AlGaAs電流拡散層が、炭素を導電型不純物とする高濃度のドーパ層である、ことを特徴とする。請求項5の発明は、半導体活性層がAlGaAsからなる請求項4に記載の発光ダイオードアレイに関するものであり、各発光ダイオードの各P型AlGaAs電流拡散層が、前記AlGaAs活性層と比較して大きなAl組成比を有し、且つ、各発光ダイオードの各P型AlGaAs上部クラッド層が、P型AlGaAs電流拡散層と比較して低濃度のキャリア濃度を有する、ことを特徴とする。これらの構成によれば、上部クラッド層での電流広がりが大きくなり、高出力の発光ダイオードアレイを得ることができるようになるとともに、GaAsオーミック層とノンアロイでオーミックを取ることが可能となり、電極と配線とを同時に形成でき、製造工程が簡略化できる。

【0006】

【発明の実施の形態】次に、本発明の第1の実施の形態を図1～図3を用いて説明する。図1は本発明の第1の実施の形態を示す上面発光型の発光ダイオードアレイの

平面図、図2は図1における部分拡大図、図3は図1のA-A'線に沿った断面図であり、この実施形態は、ドット密度が1200dpiで192ドット/チップの例を示している。図1に示すように、この実施形態の発光ダイオードアレイは、192個の発光ダイオード1-1~1-192が1200dpiのピッチ(約21.2 μ m)で直線状に配設され、各発光ダイオード1-1~1-192は、その間に形成された素子分離溝2で電気的かつ空間的に分離されている。各発光ダイオード1-1~1-192は、最上部に一部をエッチング除去した高濃度C(炭素)ドーパのP型GaAsオーミック層3-1~3-192が形成されており、それに直接接続して電極配線4-1~4-192が形成されている。電極配線4-1~4-192は、上部電極の役割と、上部電極をドライバICに接続するための配線及びボンディングパッドとの役割を持つ。

【0007】図2に示すように、この実施形態の発光ダイオードアレイは、そのサイズとして、素子分離された発光部の縦横L1, L2を約10 μ mとし、その中央部のP型GaAsオーミック層3の4辺と素子分離エッジとの距離L3を均等とし、L3=2.5 μ mとした。また、発光ダイオード1の電極幅L4を約2 μ mとした。

層	組成	キャリア濃度 (cm^{-3})	膜厚 (μm)
基板10	N型GaAs	5e17	
バッファ層11	N型GaAs	5e18	0.1
下部クラッド層12	N型Al _{0.4} Ga _{0.6} As	5e17	0.5
活性層13	N型Al _{0.15} Ga _{0.85} As	1e18	0.1
上部クラッド層14	P型Al _{0.4} Ga _{0.6} As	5e17	0.1
電流拡散層15	P型Al _{0.4} Ga _{0.6} As	5e19	0.5
オーミック層3	P型GaAs	4e19	0.1

ここで、上部クラッド層14とオーミック層3は、C(炭素)を導電型不純物としてドーピングして形成したものである。また、電極配線4とのショート防止のため、絶縁膜16としてCVD法によるSiNx膜を用い、裏面電極18としてAu系電極を用いた。

【0010】次に、この実施形態の発光ダイオードアレイの特性について説明する。図4に、GaAsオーミック層3をエッチング除去せずに発光部全面に残した場合と、この実施形態のようにGaAsオーミック層3を一部除去した場合の電流-光量特性を示す。なお、この比較は、電流拡散層15を0.5 μ m厚の高濃度CドーパのAlGaAs層とした場合での結果である。図4から明らかなように、この実施形態の素子構造では、上部電極とのオーミックを容易にするためのGaAsオーミック層の一部が除去されているために、GaAsオーミック層3での光吸収成分が少なくなり、電流に対する光量の傾きが大きくなる。また、オーミック層3をCを導電型不純物としたGaAs層とすることにより、容易にキャリア濃度を高くすることができる。これにより、4e19 cm^{-3} という高濃度のGaAsオーミック層とする

素子分離溝2の深さは各発光ダイオードが電気的かつ空間的に分離されるように、少なくとも下部クラッド層に届く(活性層を越える)ような深さとし、後述する層構成を考慮して1.0 μ mとした。また、図1において、素子分離溝の溝幅L5は約10 μ mとし、電極配線4は約1 μ m厚のAl膜により形成した。

【0008】図3に示すように、この実施形態の発光ダイオードの積層構造は、N型GaAs基板10の上に、MOCVD法によりエピタキシャル成長させて形成した、N型GaAsバッファ層11、N型Al_{0.4}Ga_{0.6}As下部クラッド層12、N型Al_{0.15}Ga_{0.85}As活性層13、N型Al_{0.4}Ga_{0.6}As上部クラッド層14、P型Al_{0.4}Ga_{0.6}As電流拡散層15、P型GaAsオーミック層3を含む複数層よりなっており、発光波長に対応するエネルギーバンドギャップの活性層13を、それよりもエネルギーバンドギャップの大きいクラッド層12, 14で挟んだ、いわゆるダブルヘテロ構造になっている。以下に各層のキャリア濃度および膜厚の概略値を示す。

【0009】

ことで、ノンアロイ型でもオーミックを取ることが可能となる。それにより、電極配線4として、Alを用いても、良好な接続が得られる。

【0011】図5に、電流拡散層15であるAlGaAs層の膜厚を0.5 μ mとして、キャリア濃度が2e18 cm^{-3} の場合と、5e19 cm^{-3} の場合での、それぞれの発光ダイオードの電流-光量特性を示す。図5から明らかなように、キャリア濃度が2e18 cm^{-3} の場合には、電流-光量特性は非線型になる。これは、電流拡散層15での電流広がりが小さいために、電極直下で発光しやすくなるためである。一方、この実施形態のように、電流拡散層15としてキャリア濃度が5e19 cm^{-3} のAlGaAs層を形成することにより、電流を十分広げることができる。これにより、0.5 μ mという薄い膜厚でも、図5に示したように、光量が電流に対して比例するような特性を示す発光ダイオードを得ることができる。なお、この実施形態では、AlGaAs電流拡散層におけるAlの組成比を0.4としているが、より小さなAl比のものを用いることにより、より低抵抗の層とすることができる。但し、光吸収の面から、A

1GaAs電流拡散層のAl比はAlGaAs活性層の0.15なるAl比よりも大きい必要があり、この実施形態では、0.2以上の適当なAl比とすることができる。

【0012】図6に、オーミック層3であるGaAs層をこの実施形態のように素子分離エッジから均等の位置に形成した場合と、素子分離エッジから不均等に形成した場合の、それぞれの発光ダイオードの電流-光量特性を示す。図6から明らかなように、GaAsオーミック層3が不均等に形成されている場合には、均等に形成されているこの実施形態に比較し、光量に対する光量の傾きが小さくなっている。これは、不均等にGaAsオーミック層3が形成されている場合には、素子分離エッジに近い部分に、非発光成分の電流が流れやすくなってしまったためと考えられる。図7に、上部クラッド層14のキャリア濃度に対する発光ダイオードの光量変化特性を示す。図7から明らかなように、上部クラッド層14のキャリア濃度としては、 2×10^{18} 以下が望ましいことを示している。これは、上部クラッド層14のキャリア濃度が高くなるにつれ、活性層13と上部クラッド層14との界面の結晶性が悪くなるために、非発光成分が増加することに起因するものと推察される。

【0013】以上の説明から明らかなように、この実施形態の発光ダイオードアレイによれば、まず、電流拡散層として高濃度CドープのAlGaAs層を設置したので、電流拡散層の抵抗を従来のZnを不純物とした場合に比較して、十分下げることが可能となる。そのため、 $0.5 \mu\text{m}$ 程度の薄い膜を電流拡散層として採用しても、十分な電流の広がりが見られ、これにより、発光電極下に集中することがなく、光量が電流に対して比例して増加する良好な発光特性を得ることができる。また、電流拡散層を薄くできるために、素子分離の深さも従来に比較して浅くでき、素子分離エッジでの上部電極配線の段切れを発生しにくくできるという効果がある。さらに、MOCVD法によるトータルエピウエハの膜厚も薄くすることが可能となり、発光ダイオードアレイチップの材料であるエピウエハの価格も低減でき、それにより、発光ダイオードアレイチップを安く製造できるという効果がある。また、オーミック層として高濃度CドープのGaAs層を設置しているため、ノンアロイ接合でも金属との良好な接続可能となり、そのために、電極材としてAl等を使用して上部電極とその配線とを一度に形成することが可能となり、すなわち上部電極と配線とを別工程で形成する必要がなくなり、製造工程が簡略化できるという効果がある。また、電流拡散層上のGaAsオーミック層の一部を除去して中央部に残した領域に電極配線を設けた構成となっているため、全面にGaAs層が残った構成と比較して、そこでの光の吸収量を減少させることができ、また、GaAs層を横方向にながれ、素子分離の断面に達する電流量を小さくでき、その

結果、光取出し効率のよい発光ダイオードアレイを得ることができるという効果がある。さらに、GaAsオーミック層のパターンを、素子分離エッジからGaAsオーミック層まで均等距離になるようにしているため、不均等距離配置のものに比較して、非発光成分の電流を小さくできる。

【0014】次に、本発明の第2の実施の形態について説明する。第2の実施形態は発光ダイオードアレイの製造方法に係るものであり、製造工程を示す図7を用いて説明する。まず、図8(A)に示すように、ウエハ状のN型GaAs基板10上に、N型GaAsバッファ層11、N型AlGaAs下部クラッド層12、N型AlGaAs活性層13、P型AlGaAs上部クラッド層14、P型AlGaAs電流拡散層15、およびN型GaAs層3を、連続的にMOCVD法により形成する。その後、素子分離により発光部領域(発光ダイオード)を形成するために、マスク20を形成する。この素子分離は、GaAsとAlGaAsとのエッチング選択比が小さい、リン酸+過酸化水素水系のエッチャントを用いて、図8(B)に示すように、下部クラッド層12に届く深さでエッチングを行う。ここでは、約 $1 \mu\text{m}$ の深さとした。

【0015】次に、同じく図8(B)に示すように、同一マスク20を使用し、またクエン酸と過酸化水との体積比が5:1のエッチャントを使用し、約 30°C でGaAs層3をエッチングし、各発光ダイオードのGaAsオーミック層3領域を形成する。このエッチャントは、GaAsとAlGaAsとのエッチング選択比が100以上得られるものであり、このエッチャントを用いることによりGaAsがセルフアラインでエッチングされ、GaAsオーミック層3領域が形成される。このとき、GaAs層のエッチング速度は、約 $0.2 \mu\text{m}/\text{min}$ であり、このセルフアラインによるエッチングにより、素子分離端から等距離でGaAs層のエッチングが可能となる。次に、エッチングで使ったマスク20を除去した後、CVD法によりSiNなどの絶縁膜16を全面に形成し、図8(C)に示すように、所定のマスクを用いて、電極配線とGaAsオーミック層3との電気的な接続をとるための開口部21を形成する。この工程は、一般的な CF_4 と O_2 によるドライエッチングによって行うことができる。次に、電極配線用のAl膜をEB蒸着法により全面に形成し、さらに所定のマスクを形成した後、図8(D)に示すように、リン酸などのにより不要部分のAl膜を除去することにより、電極配線4を形成する。最後に、裏面にもオーミック性が取れるようにAu系の電極18を全面に蒸着し、その後、一般的なダイシングを行い、個々の発光ダイオードアレイチップを得る。

【0016】以上のように、第2実施形態の製造方法によれば、先に、GaAsとAlGaAsとでエッチング

選択比が小さいエッチャントを用いて素子分離し、後で、同一のマスクを用い、今度はGaAsとAlGaAsとでエッチング選択比が大きいエッチャントを用いてエッチングするようにしているため、セルフアラインでGaAs層のみをエッチングでき、これにより、GaAsオーミック層を素子分離溝から均等の位置に残して形成することができる。また、選択比の高いエッチャントを用いて、素子分離のマスクを用いてGaAs層のエッチングを行うようにしているため、GaAs層のエッチングのために、新たにマスクを合わせて作る工程が不要となり、その結果、発光ダイオードアレイを形成する際のマスクの数を増やすことなく、3枚のマスクで発光特性の良好な発光ダイオードアレイを製造することが可能となる。また、第2実施形態の製造方法によれば、GaAsオーミック層と素子分離溝との距離を均等にすることが可能となり、これにより、GaAsオーミック層を介して横方向に流れ、素子分離の端に達する電流は、一辺に集中することなく均等になり、その結果、非発光成分の電流を極力抑えることができる構成が得られる効果がある。

【0017】

【発明の効果】以上説明したように、本発明では、各発光ダイオードの各GaAsオーミック層が、各発光ダイオードの各領域の周辺部において除去されてこの各領域の中央部に設けられた構成にしているため、GaAs層での光吸収が軽減され且つ横方向のリーク電流が軽減され、高出力の発光ダイオードアレイを得ることができる効果がある。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態を示す発光ダイオード

ドアレイチップの平面図

【図2】図1における部分拡大図

【図3】図1のA-A'線に沿った断面図

【図4】GaAsの除去の効果を説明するための電流-光量特性図

【図5】電流拡散層のキャリア濃度の効果を説明するための電流-光量特性図

【図6】GaAsオーミック層のパターン位置の差を説明するための電流-光量特性図

【図7】上部クラッド層14のキャリア濃度に対する発光ダイオードの光量変化を説明するための光量特性図

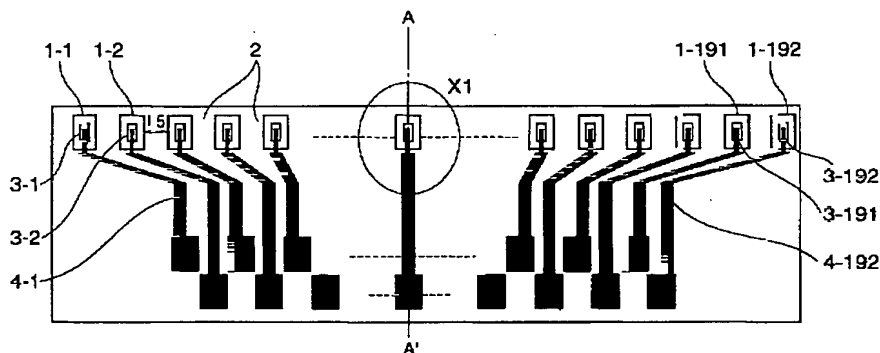
【図8】本発明の第2の実施の形態を示す発光ダイオードアレイチップの製造工程概略図

【図9】従来技術の説明図

【符号の説明】

- | | |
|--------------|---------------------------------|
| 1, 1-1~1-192 | 発光ダイオード |
| 2 | 素子分離溝 |
| 3, 3-1~3-192 | P型GaAsオーミック層 |
| 4, 4-1~4-192 | 電極配線 |
| 10 | N型GaAs基板 |
| 11 | N型GaAsバッファ層 |
| 12 | N型 $Al_{0.4}Ga_{0.6}As$ 下部クラッド層 |
| 13 | N型 $Al_{0.15}Ga_{0.85}As$ 活性層 |
| 14 | P型 $Al_{0.4}Ga_{0.6}As$ 上部クラッド層 |
| 15 | P型 $Al_{0.4}Ga_{0.6}As$ 電流拡散層 |
| 16 | 絶縁膜(SiN膜) |
| 18 | 裏面電極 |

【図1】



第1実施形態の発光ダイオードアレイの平面図

【図2】

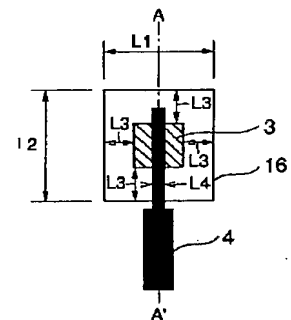
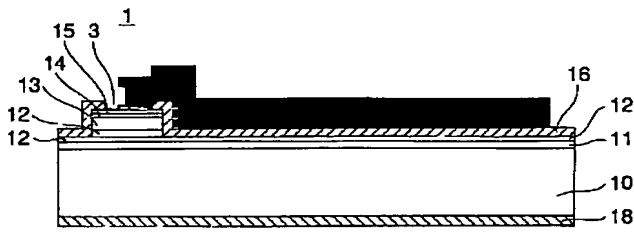


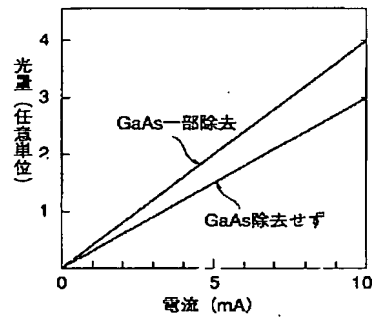
図1の発光部X1の拡大図

【図3】



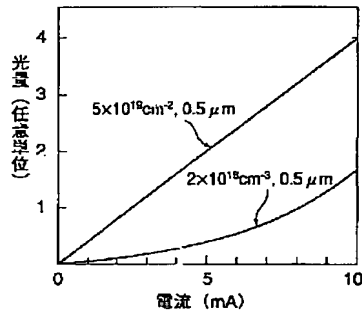
第1実施形態の発光ダイオードアレイの断面図

【図4】



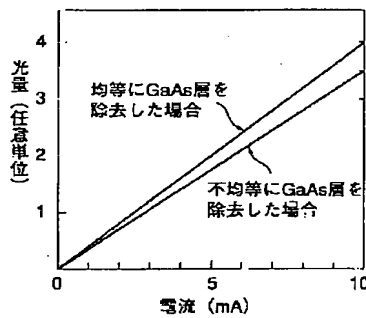
GaAsの除去の効果を説明するための電流—光量特性

【図5】



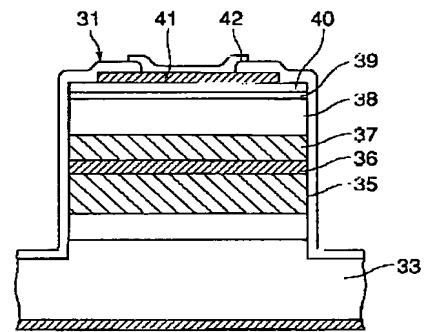
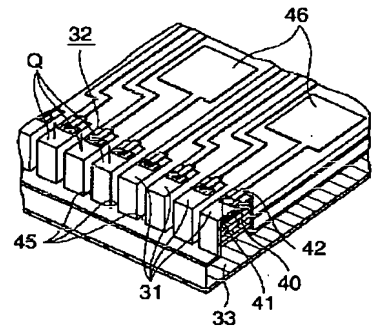
電流拡散層のキャリア濃度の効果を説明するための電流—光量特性

【図6】



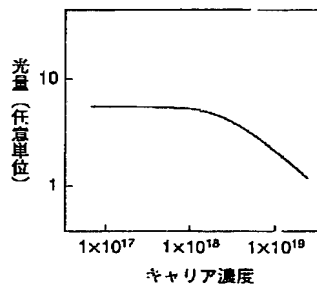
GaAsオーミック層のパターン位置の差を説明するための電流—光量特性

【図9】



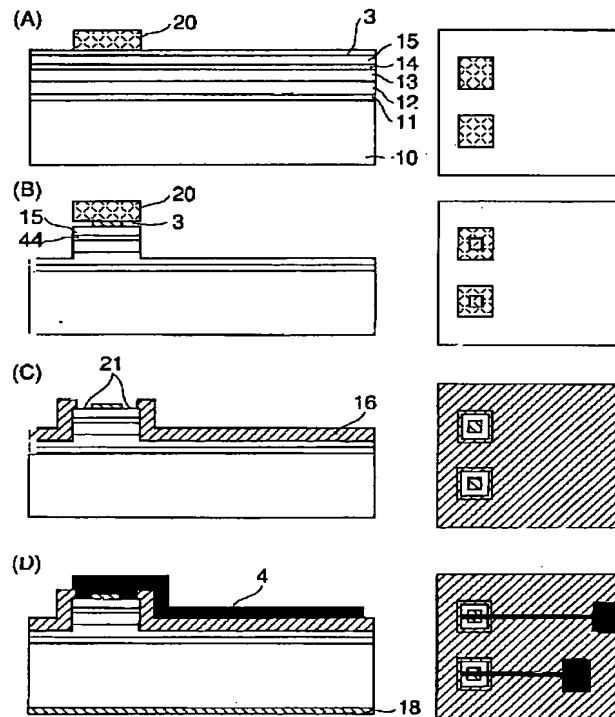
従来技術

【図7】



上部クラッド層のキャリア濃度に対する発光ダイオードの光量変化

【図8】



第2実施形態の発光ダイオードアレイの製造工程概略図

フロントページの続き

(72)発明者 登 正治
東京都港区虎ノ門1丁目7番12号 沖電気
工業株式会社内

(72)発明者 中村 幸夫
東京都港区虎ノ門1丁目7番12号 沖電気
工業株式会社内

Fターム(参考) 5F041 AA03 AA42 CA04 CA35 CA36
CA49 CA57 CA65 CA74 CA83
CA85 CA93 CB25 FF13